

KOMISIJI ZA STUDIJE II STEPENA ELEKTROTEHNIČKOG FAKULTETA U BEOGRADU

Komisija za studije II stepena, Elektrotehničkog fakulteta u Beogradu, na svojoj sednici održanoj 23.04.2013. godine imenovala nas je u Komisiju za pregled i ocenu master rada dipl. inž. Dušice Gvozdenović pod naslovom „Verifikacija modula za obradu prekida u digitalnom sistemu neosetljiva na interna kašnjenja“. Nakon pregleda materijala Komisija podnosi sledeći

IZVEŠTAJ

1. Biografski podaci o kandidatu

Dušica Gvozdenović je rođena 5. jula 1988. godine u Vršcu. Završila je gimnaziju u Pančevu sa prosekom 5.00. Elektrotehnički fakultet u Beogradu upisala je 2007. godine, odsek Elektronika. Diplomirala je u avgustu 2011. godine sa prosečnom ocenom na ispitima 8.98, na diplomskom 10. Master studije na Elektrotehničkom fakultetu u Beogradu je upisala 2011. godine na odseku za Elektroniku. Položila je sve ispite sa prosečnom ocenom 9.20.

2. Opis master rada

Master rad kandidata sadrži 54 strane. Rad sadrži 7 poglavlja i spisak literature sa 11 referenci.

Prvo poglavlje predstavlja uvod u kome su opisani predmet i cilj rada.

U drugom poglavlju su predstavljene postojeće metode verifikacije, sa akcentom na *Coverage Driven* verifikaciju. Opisane su prednosti i mane ove metode verifikacije. Zatim je opisana eRM metodologija (*e Reuse Methodology*) koja je korišćena za projektovanje verifikacionog okruženja u *e* jeziku. Ova metodologija omogućava ponovno korišćenje koda za verifikaciju drugih sličnih modula, malim promenama u postojećem kodu.

U trećem poglavlju su ukratko opisani problemi koji se javljaju usled internih kašnjenja tokom verifikacije digitalnih sistema. Opisani su problemi nemogućnosti predikcije odziva u situacijama kada se ne zna tačno vreme pojavljivanja pobude, kada dolazi do “trke” signala i kada arbitracija signala dovodi do nepredvidljivosti odziva.

U četvrtom poglavlju je detaljno predstavljen ESM (*Error Signaling Module*) modul koji detektuje greške i vrši obradu prekida u digitalnom sistemu. Opisana je funkcionalnost modula i njegovi interfejsi. Takođe je predstavljena VHDL implementacija modula i dat pregled problema koji se javljaju u ovom modulu usled internih kašnjenja.

U petom poglavlju je detaljno opisan *may-must* algoritam koji je razvijen u ovom master radu za verifikaciju prekida. Dati su primeri rešenja za probleme koji se javljaju u ESM modulu usled internih kašnjenja. Zatim je definisan model pokrivenosti (*coverage*) za takvu verifikaciju, kako bi se dodatno povećala pouzdanost verifikacije:

U šestom poglavlju je predstavljeno verifikaciono okruženje za ESM modul koje je realizovano u skladu sa eRM metodologijom. Dati su primeri u e kodu za svaku od razvijenih komponenti verifikacionog okruženja. Zatim su predstavljeni i objašnjeni rezultati testiranja.

U sedmom poglavlju je dat zaključak. Analizirane su mogućnosti za proširenje i unapređenje projektovanog verifikacionog okruženja.

3. Analiza rada sa ključnim rezultatima

Master rad dipl. inž. Dušice Gvozdenović se bavi razvojem *may-must* algoritma za verifikaciju koja je neosetljiva na interna kašnjenja u digitalnom sistemu. Za ESM modul koji obrađuje prekide u digitalnom sistemu napisan je model u VHDL-u, a zatim je projektovano verifikaciono okruženje koje se bazira na primeni pomenutog algoritma. Kompletna verifikacija funkcionalnosti ESM modula urađena je korišćenjem *Specman e Reuse* metodologije (eRM) i odgovarajućih *Cadence* softverskih alata.

Najvažniji doprinos master rada predstavlja uspešno realizovani *may-must* algoritam za verifikaciju prekida koji povećava nivo preciznosti dobijenih rezultata i koji se uz male izmene koda može prilagoditi za verifikaciju prekida neosetljivu na interna kašnjenja u nekom kompleksnijem verifikacionom okruženju.

4. Zaključak i predlog

Kandidatkinja Dušica Gvozdenović je u svom radu uspešno razvila originalni algoritam za verifikaciju koja je neosetljiva na interna kašnjenja u digitalnom sistemu i projektovala verifikaciono okruženje za modul za obradu prekida koje se uz odgovarajuće izmene može koristiti za brzu, efikasnu i pouzdanu verifikaciju drugih modula i digitalnih sistema sa prekidima.

Na osnovu gore navedenog Komisija predlaže Nastavno-naučnom veću Elektrotehničkog fakulteta u Beogradu da prihvati rad „Verifikacija modula za obradu prekida u digitalnom sistemu neosetljiva na interna kašnjenja“ dipl. inž. Dušice Gvozdenović kao master rad i odobri javnu usmenu odbranu.

U Beogradu, 1.07.2013.

Članovi komisije:

dr Jelena Popović-Božović, doc.

dr Lazar Saranovac, vanredni prof.